

RANCANG BANGUN SPREAD SPECTRUM DENGAN METODE SINKRONISASI SERIAL CORRELATOR BERBASIS FPGA

Noer Soedjarwanto¹⁾, Anang Budikarso²⁾, Kukuh Setyadjit³⁾, Aripin⁴⁾, Budi Aswoyo⁵⁾, Akuwan Saleh⁶⁾, M. Milchan⁷⁾

Staff Dosen Universitas Lampung¹⁾

Staff Dosen Politeknik Elektronika Negeri Surabaya^{2,4,5,6,7)}

Staff Dosen Universitas 17 Agustus 1945 Surabaya³⁾

Jl. Prof. Soemantri Brojonegoro No. 1 Bandar Lampung 35145¹⁾

Jl. Raya ITS, Keputih, Sukolilo Surabaya^{2,4,5,6,7)}

Jl. Semolowaru No.45, Menur Pumpungan, Sukolilo, Surabaya³⁾

¹⁾noersoedjarwanto@gmail.com

Abstrak

Makalah ini menitik-beratkan pada pembuatan sistem sinkronisasi pada teknik pentransmisi *spread spectrum asinkron*. Dalam merealisasikan modul digunakan *Field Programmable Gate Array* (FPGA) Spartan II XC2S100-5 tq 144 yang terintegrasi pada Board XSA 100, implementasinya digunakan board XSA 100 dan software Xilinx ISE 6.1i. Modul terhubung secara *wireline* dan dirancang seperti terhubung secara *wireless* dimana pengaruh delay transmisi sangat besar pada proses tersebut. Dalam perancangan dan implementasi modul ini digunakan sistem *Direct Sequence Spread Spectrum* dan kode acak semu (pseudorandom code) *maxlength* dengan *taping* [5,2]. Pada proses transmisi antara pemancar dan penerima ditambahkan *delay* sebesar 1 periode chip atau sekitar 0.2 microsecond, sehingga menjadi sistem yang asinkron. Proses sinkronisasi pada penerima digunakan Serial Korelator yang terintegrasi dengan *Digital Control Oscillator* (DCO). Rangkaian ini bekerja pada proses akuisisi untuk mendapatkan *timing* sinyal yang benar pada proses *despreading*. Hasil pengujian dilakukan dan divisualisasi dengan *Logic Analyser*.

Kata Kunci: FPGA, spreading-despreading, delay, Serial Korelator, DCO.

1. PENDAHULUAN

Pada suatu sistem komunikasi, pengiriman sinyal informasi secara langsung melalui sebuah saluran menyebabkan sinyal informasi tersebut mengalami kecacatan karena besarnya noise dan interferensi lain yang mengganggu selama proses pengiriman. Oleh karena itu untuk memenuhi kebutuhan akan sistem komunikasi yang handal terhadap interferensi, memiliki keamanan yang tinggi dari data yang dikirimkan, bisa bekerja pada S/N yang rendah, maka dikembangkanlah teknologi *spread spectrum* atau lebih dikenal dengan teknologi CDMA (Code Division Multiple Access). Teknik *spreading* ini adalah teknik penebaran data input menggunakan kode acak semu sehingga bandwidthnya menjadi lebih lebar dari bandwidth data. Proses penebaran ini dilakukan dengan cara memasukkan sinyal informasi dan kode acak semu dalam suatu rangkaian logika EX-NOR. Sehingga menghasilkan suatu output yang merupakan perpaduan antara sinyal informasi yang dikirim dengan kode acak semu. Pada sisi *despreading*, untuk mendapatkan kembali sinyal informasi yang dikirim maka diperlukan kode acak semu sesuai dengan yang digunakan pada sisi *spreading*, untuk multiplier sinyal yang diterima.

Delay yang terjadi akibat jarak dari kanal yang digunakan, membuat sinyal yang dikodekan kembali menjadi tidak sempurna dan banyak terjadi kesalahan pendekodean (karena tidak sinkron). Dari

sinilah kami akan menganalisa pengaruh delay dalam proses pengiriman sinyal informasi yang telah mengalami *spreading* dan bagaimana cara mengatasi delay tersebut karena kanal yang sesungguhnya merupakan kanal transmisi *time varying* yang memiliki delay yang berubah ubah.

Dalam sistem ini kami menggunakan FPGA (*Field Programmable Gate Array*) sebagai hardware. Dan software yang digunakan adalah Xilinx ISE 6.2i.

2. KAJIAN PUSTAKA

Makalah ini ditunjang oleh beberapa teori, antara lain sebagai berikut:

A. *Spread spectrum*

Komunikasi *spread spectrum* lahir pada pertengahan tahun 1950 dilatarbelakangi oleh kebutuhan akan sistem komunikasi yang dapat mengatasi masalah interferensi, jaminan kerahasiaan informasi yang dikirim dan beroperasi pada tingkat S/N (*signal to noise ratio*) yang rendah.

Pada sistem komunikasi *spread spectrum* dilakukan proses penebaran (*spreading process*) lebar bidang frekuensi bit informasi oleh sebuah deretan sinyal penebar yang dikenal dengan *spreading waveforms* atau *PN (pseudo noise) code*. Lebar bidang *PN (pseudo noise) code* jauh lebih besar dibanding dengan lebar bidang bit atau sinyal informasi yang hendak dikirimkan.

Sistem komunikasi *spread spectrum* sebagai salah satu sistem komunikasi digital, memiliki

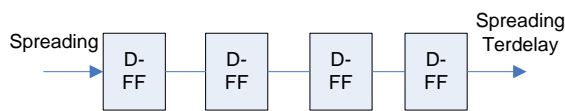
beberapa kelebihan dibandingkan sistem komunikasi konvensional yaitu:

- a. Lebih kebal terhadap jamming.
- b. Mampu menekan interferensi.
- c. Dapat dioperasikan pada level daya yang rendah.
- d. Kemampuan multiple access secara CDMA (Code Division Multiple Access).
- e. Kerahasiaan lebih terjamin.

B. Pembangkitan Delay

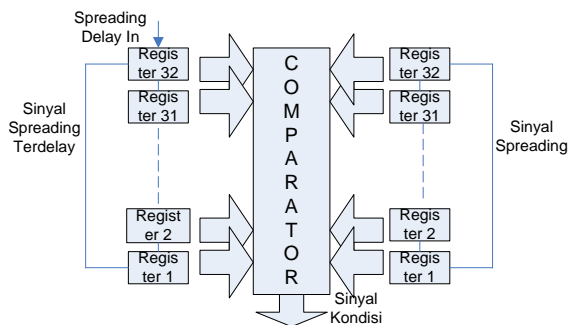
Pada sistem spread spectrum ini, rangkaian 'delay' dibangkitkan pada sisi pemancar. Delay disuntikkan ketika proses pengiriman data terspreading dilakukan. Delay ini dibangkitkan dengan menggunakan D-FlipFlop.

Digunakannya D-FF karena jenis flip-flop ini memiliki karakteristik sebagai rangkaian latch, sehingga flip-flop ini akan menahan sementara sinyal yang akan dipancarkan. Karena menggunakan rangkaian yang bersifat menahan (latch), maka lama periode delay tergantung banyaknya D-FlipFlop yang digunakan. Periode dari delay itu sendiri menggunakan kelipatan chip (n-chip).



Gambar 1. Pembuatan Delay dengan D-FF

C. Pembangkitan Serial Korelator



Gambar 2. Blok Diagram Sistem Sinkronisasi

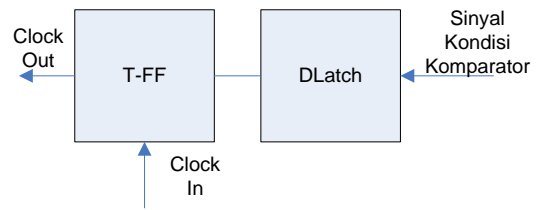
Sistem kerja dari rangkaian ini adalah mengcompare antara sinyal input spreading yang terdelay dengan sinyal spreading yang benar. Sinyal input akan dimasukkan kedalam register 32 chip dan akan digeser perchip sepanjang 32 chip berikutnya hingga diperoleh sinyal dengan nilai yang sama.

Ketika nilai sinyal sama, maka dikirim sinyal kepada Digital Control Oscillator (DCO) agar mengaktifkan clock yang mentrigger PN code disisi penerima dan akan diperoleh data output yang benar.

D. Digital Control Oscillator

DCO dibuat untuk mengontrol pembangkitan Pncode di penerima. Sehingga apabila deteksi data

sudah benar maka secara otomatis rangkaian ini akan aktif. DCO sendiri terdiri dari rangkaian D-latch yang akan mengaktifkan T-Flipflop yang berfungsi mengenable clock.



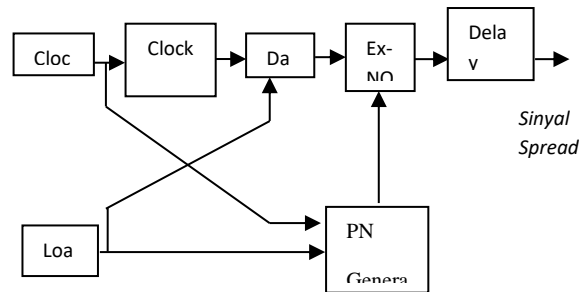
Gambar 3. Blok Diagram Pembuatan Delay

E. FPGA

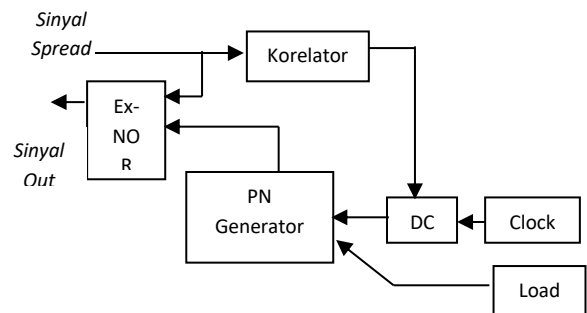
Field Programmable Gate Array (FPGA) adalah programmable device besar yang tersusun atas modul-modul logika independen yang dapat dikonfigurasi oleh pemakai yang dihubungkan melalui kanal-kanal routing yang dapat diprogram. Device ini sangat fleksibel dan praktis, karena device ini bisa menjadi suatu device keinginan kita dengan mendownloadkan program yang dibuat ke FPGA. Seri FPGA yang dipakai pada makalah ini adalah XC 2S100-5 tq 144 dari Spartan II. Dan proses pengerjaannya melalui software Xilinx ISE 6.2i.

3. DESAIN RANGKAIAN

A. Block Diagram



Gambar 4. Blok Diagram Sistem Spreading



Gambar 5. Blok Diagram Sistem despreading

B. Prinsip Kerja

Pada saat tombol load ditekan maka akan muncul sinyal pulsa '1' dalam beberapa detik saja. Load ini akan menyebabkan data dan sinyal dari PN generator akan muncul. Kemudian data dan sinyal

PN generator dikalikan oleh gerbang logika Ex-NOR. Sinyal hasil perkalian ini merupakan sinyal spread yang kemudian akan dihubungkan dengan blok delay yang sengaja dibangkitkan. Kemudian sinyal spread dilewatkan melalui sebuah kabel untuk dikirimkan ke sisi penerima.

Sinyal terspreading yang terdelay tadi diterima dan terhubung dengan gerbang Ex-NOR untuk dikalikan dengan PN Generator yang sama dengan PN generator awal ketika dibangkitkan. Dari gerbang Ex-NOR sinyal ini masuk kedalam korelator untuk di cross-korelasikan dengan dengan sinyal informasi yang sebenarnya. Selanjutnya korelator diintegrasikan dengan Digital Control Oscillator (DCO). DCO berfungsi untuk mengontrol clock dan PN generator. DCO itu sendiri dikontrol secara otomatis kondisi/output dari korelator. Ketika sinyal informasi yang dikirim sama dengan sinyal informasi yang sebenarnya maka sinyal akan dikeluarkan, tapi ketika sinyal tersebut tidak sama, sinyal tidak dikeluarkan, dan korelator memberi kode kepada DCO untuk mengaktifkan clock yang masuk kedalam PN generator. DCO akan terus bekerja sampai korelator memberi tanda bahwa sinyal informasi yang benar telah diperoleh.

C. Komponen pendukung

Sistem yang dibuat berupa suatu paket spreading-despreading yang mempunyai konfigurasi sebagai berikut:

Perangkat keras:

1. XSA 100 Board seri XC2S – TQFP144-5.
2. Rangkaian load (monostable).
3. Rangkaian power supply.

Perangkat lunak:

Perangkat lunak yang digunakan dalam membuat sistem ini adalah Schematic pada Xilinx ISE 6.2i.

4. PENGUJIAN DAN ANALISA

Tujuan dari pengujian dan analisa adalah untuk melihat proses kinerja sistem sinkronisasi yang dibuat

A. Peralatan yang Digunakan

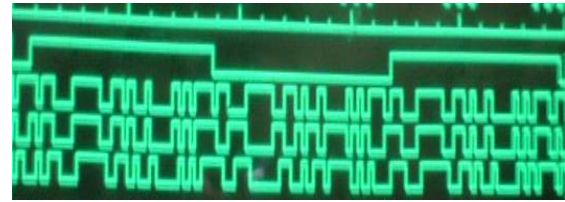
Dalam pengukuran dibutuhkan alat-alat penunjang untuk melihat sinyal-sinyal yang diproses pada sistem. Alat-alat yang digunakan:

1. XSA 100 Board seri XC2S – TQFP144-5
2. Oscilloscope National VP-5231A-30
3. Logic Analyzer National VP-3621A
4. Probe Logic Analyzer National VQ 059A22
5. Function Generator
6. Power Supply
7. Rangkaian Monostable
8. Kabel LPT

B. Pengujian

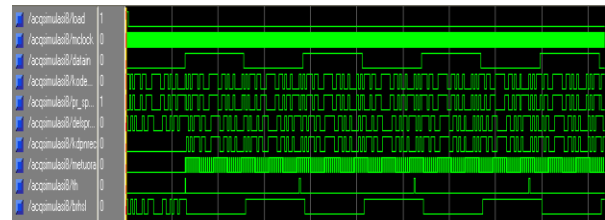
Dalam pengujian ini kita akan mengamati sinyal-sinyal yang terlibat dalam proses spreading-despreading. Sinyal-sinyal tersebut adalah:

- a. Pengujian Sistem Menggunakan Kode Maxlength Hasil Pengukuran pada Logic Analyzer

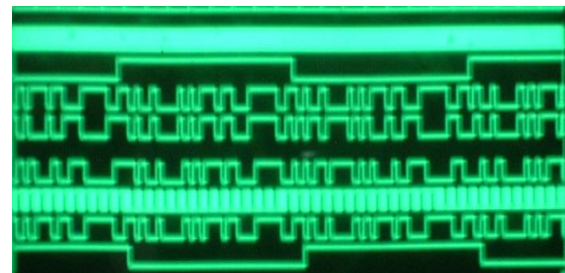


Gambar 5. Bentuk Sinyal Spreading Kode Maxlength [5,2] Terdelay 1 periode chip

- b. Pengujian Sistem Sinkronisasi Menggunakan Kode Maxlength



Gambar 4. Bentuk Sinyal Spreading Despreading pada Simulasi ModelSim XE II 5.7c



Gambar 5. Bentuk Pengamatan Sinyal Sinkronisasi Menggunakan Logic Analyser

C. Analisa

- Sinyal spreading ditransmisikan ke sisi penerima dengan menggunakan kode MaxLength 5,2 yang disuntikkan delay sebesar 1 periode chip.
- Pada sisi penerima, sinyal terdelay diterima dan langsung dideteksi oleh rangkaian threshold and detector. Ketika sinyal tepat terdeteksi, maka latch mengirim sinyal kepada DCO. Pada saat itu juga DCO akan mengaktifkan clock yang mentrigger PN code receiver.
- Pada percobaan simulasi internal dari FPGA terlihat data kembali terbentuk setelah terdelay 33 periode chip atau 16.5 micro second. Hal ini terjadi karena proses autocorrelasi menunggu register penuh dengan 32 periode chip ditambah 1 periode chip delay. Sehingga autocorelasi tercapai setelah proses crosscorelasi selama 16.5 micro second.
- Pengujian sistem menggunakan FPGA board dapat menyebabkan sedikit cacat (kurang

sempurna). Hal ini disebabkan oleh delay komponen – komponen yang ada pada FPGA yang digunakan.

5. KESIMPULAN

Setelah melakukan proses pengamatan dan analisa terhadap sistem yang dibuat dapat diambil kesimpulan :

1. Input merupakan sinyal pulsa yang dibentuk dari empat bit shift register dengan suatu umpan balik.
2. Kode acak semu dibangkitkan dari konfigurasi shift register dengan tap umpan balik tertentu, dimana proses umpan baliknya dilewatkan melalui gerbang logika EX-OR.
3. Delay dibangkitkan disisi pemancar menggunakan D-FF dengan periode delay sebesar 1 periode chip atau sekitar 2 micro detik.
4. Sinkronisasi dengan metode serial dilakukan dengan proses korelasi chip per chip. Proses autocorrelasi terjadi setelah proses crosscorrelasi selama 16,5 micro detik
5. Rangkaian komponen internal FPGA memiliki delay yang sangat kecil, sehingga dapat mengganggu kestabilan sistem dan juga dapat menyebabkan gangguan pada proses visualisasi.

6. DAFTAR PUSTAKA

- [1]. L. Nurmalia dan M. Pinem, “Analisis Perbandingan Teknologi Spread Spectrum FHSS dan DSSS pada Sistem CDMA,” SINGUDA ENSIKOM, vol. 4, no. 1, pp. 30-35, 2014.
- [2]. N.A. Haryadi, Suwadi, T. Suryani. Implementasi Direct Sequence Spread Spectrum pada DSK TMS320C6416T, Jurnal Teknik POMITS Vol 3, No.1. Institut Teknologi Sepuluh Nopember, Surabaya. 2014
- [3]. A.S. Putra, Suwadi, T. Suryani, Implementasi Dan Evaluasi Kinerja Direct Sequence Spread Spectrum Menggunakan Wireless Open-Access Research Platform (WARP). Institut Teknologi Sepuluh Nopember, Surabaya. 2015.
- [4]. Torrieri, Principles of Spread-Spectrum Communication Systems, Maryland: Springer International Publishing Switzerland, 2015.
- [5]. AnangBudikarso, Kukuh Setyajid, Aripin, Akuwan Saleh, Budi Aswoyo “Rancang Bangun Sistem Spread-Spectrum dan Analisa Simulasi Kanal Multipath berbasis FPGA (Field Programmable Gate Array) Menggunakan Pseudo Noise Gold Code”, jurnal EL Sains Untag Surabaya Volume 4, Nomer 1, Juni 2022.
- [6]. www.xilinx.com
- [7]. www.xess.com